

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-27606

(43)公開日 平成9年(1997)1月28日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 27/14			H 0 1 L 27/14	D
H 0 4 N 5/335			H 0 4 N 5/335	A

審査請求 未請求 請求項の数14 O L (全 10 頁)

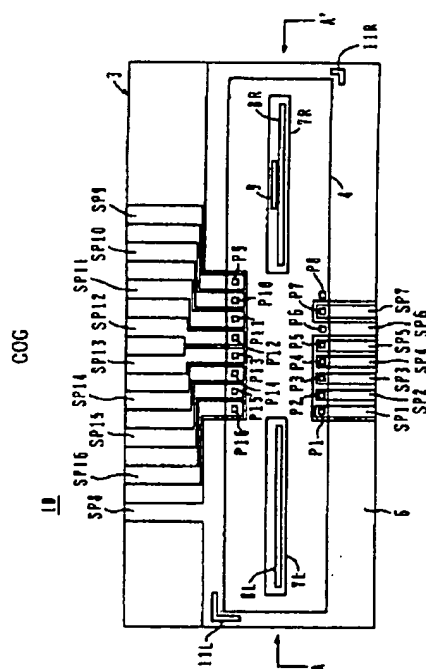
(21)出願番号	特願平7-175856	(71)出願人	391051588 富士フイルムマイクロデバイス株式会社 宮城県黒川郡大和町松坂平1丁目6番地
(22)出願日	平成7年(1995)7月12日	(71)出願人	000005201 富士写真フイルム株式会社 神奈川県南足柄市中沼210番地
		(72)発明者	渡辺 英治 宮城県黒川郡大和町松坂平1丁目6番地 富士フイルムマイクロデバイス株式会社内
		(72)発明者	長谷川 潤 宮城県黒川郡大和町松坂平1丁目6番地 富士フイルムマイクロデバイス株式会社内
		(74)代理人	弁理士 高橋 敬四郎 (外2名)

(54)【発明の名称】 COG構造の固体撮像素子

(57)【要約】

【目的】 受光素子に照射される光量に応じた画像を生成することができる固体撮像素子に関し、特に製造コストが安価かつ小型の固体撮像素子を提供することを目的とする。

【構成】 透明なガラス基板(3)と、ガラス基板に隣接し、ガラス基板を透過して入射する光を光電変換するための受光素子部(7)と複数の端子(P)を含む半導体チップ(4)と、半導体チップに対向する前記ガラス基板の表面に形成され、遮光性および導電性を有する遮光兼導電部材(6, SP)とを有する。



【特許請求の範囲】

【請求項1】 透明なガラス基板(3)と、前記ガラス基板に隣接し、前記ガラス基板を透過して入射する光を光電変換するための受光素子部(7)と複数の端子(P)を含む半導体チップ(4)と、前記半導体チップに対向する前記ガラス基板の表面に形成され、遮光性および導電性を有する遮光兼導電部材(6, SP)とを有する固体撮像素子。

【請求項2】 前記遮光兼導電部材は、前記半導体チップに対向する前記ガラス基板の表面において、前記半導体チップのうち前記受光素子部および所定の端子以外の部分に対応する位置に形成される、遮光性および導電性を有する第1の遮光兼導電部材(6)と、

前記半導体チップに対向する前記ガラス基板の表面のうち前記第1の遮光兼導電部材が形成される領域以外の領域において、前記半導体チップの所定の端子に対応する位置を含む領域に形成され、前記半導体チップの端子と電気的に接続される、遮光性および導電性を有する第2の遮光兼導電部材(SP)とを含む請求項1記載の固体撮像素子。

【請求項3】 前記第1および第2の遮光兼導電部材の材質が同一である請求項2記載の固体撮像素子。

【請求項4】 前記半導体チップの複数の端子は接地端子を含み、さらに、該接地端子と前記第1の遮光兼導電部材を電気的に接続する部材を有する請求項2または3記載の固体撮像素子。

【請求項5】 前記半導体チップの複数の端子は、半導体チップの一辺近傍に設けられる第1の端子群と、対向する他辺近傍に設けられる第2の端子群を含み、前記第2の遮光兼導電部材は、前記第1および第2の端子群の端子に対応して別に設けられ、前記第2の端子群の端子に接続される第2の遮光兼導電部材は、前記第1の端子群の端子に接続される第2の遮光兼導電部材の領域よりも狭い幅を有する請求項2〜4のいずれかに記載の固体撮像素子。

【請求項6】 前記半導体チップは、光が入射可能な受光素子部の領域を決めるため、受光素子部の境界を囲むように形成される遮光部材を含み、前記第2の遮光兼導電部材は、前記受光素子部の境界よりも外側かつ前記遮光部材に重なるように投影される領域の前記ガラス基板の表面上に形成される請求項2〜5のいずれかに記載の固体撮像素子。

【請求項7】 前記第1および第2の遮光兼導電部材は、前記ガラス基板上に積層された第1の薄膜およびその上の第2の薄膜の積層構造を有し、該第1の薄膜は第2の薄膜よりも低い反射率を有する請求項3記載の固体撮像素子。

【請求項8】 さらに、前記ガラス基板上において、前

記遮光兼導電部材が形成される面の反対側の面に形成される、遮光性を有する部材(5)を含む請求項1〜7のいずれかに記載の固体撮像素子。

【請求項9】 前記ガラス基板の側面と前記半導体チップの側面の位置を揃えた請求項1〜8のいずれかに記載の固体撮像素子。

【請求項10】 前記第1の遮光兼導電部材は、前記ガラス基板の基準位置を示す光透過可能な位置合わせ用窓(11)を囲む請求項2〜9のいずれかに記載の固体撮像素子。

【請求項11】 請求項1記載の固体撮像素子と、2つの光学レンズ部を有するレンズ部材(1)と、前記固体撮像素子と前記レンズ部材の間に密着固定され、前記2つの光学レンズ部から前記固体撮像素子に直進する光以外の光を遮蔽するための鏡筒(2)とを有し、前記固体撮像素子は前記2つの光学レンズ部に入射する光を受光する測距モジュール。

【請求項12】 請求項8記載の固体撮像素子と、前記固体撮像素子のガラス基板に密着し、2つの光学レンズ部を有するレンズ部材(1)とを有し、前記固体撮像素子は前記2つの光学レンズ部に入射する光を受光する測距モジュール。

【請求項13】 透明なガラス基板(3)と、外部から入射する光を光電変換するための受光素子部(7)と複数の端子(P)を含む半導体チップ(4)を用いて固体撮像素子を製造する方法であって、前記半導体チップに対向する前記ガラス基板の表面において、前記半導体チップのうち前記受光素子部を囲む第1の領域、および該第1の領域と分離しかつ前記半導体チップの端子に対応する位置を含む第2の領域に遮光性および導電性を有する薄膜を同時に形成する工程と、前記半導体チップの端子と前記第2の領域に形成された薄膜を電気的に接続する工程とを含む固体撮像素子の製造方法。

【請求項14】 前記第1および第2の領域に薄膜を形成する際、同時に位置合わせマークを形成し、前記位置合わせマークの位置を認識し、位置合わせマークの位置を基に前記第2の領域と前記半導体チップの端子の相対的位置合わせを行い電気的接続を行う請求項13記載の固体撮像素子の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、受光素子に照射される光量に応じた信号を生成することができる固体撮像素子に関する。

【0002】

【従来の技術】図11は、従来技術による固体撮像素子を用いた測距モジュールの断面図である。

【0003】測距モジュールは、レンズ57、鏡筒58、透明保護部材54およびパッケージ51を有する。

固体撮像素子を形成した半導体チップ52は、パッケージ51上に搭載される。受光素子部53L、53Rは、半導体チップ52の表面の一部の領域であり、レンズ57を介して入射する光を光電変換する。金属ワイヤ56は、半導体チップ52にワイヤボンディングされ、光電変換された電気信号の引き出し等に用いられる。アウトリード55は、外部との接続用の端子であり、金属ワイヤ56に接続される。

【0004】レンズ57は、2つの像を結像するための左右2つのレンズを含む。鏡筒58は、例えば黒色のプラスチックで構成され、左のレンズと右のレンズに入射される光をそれぞれ受光素子部53Lおよび53Rに導くための光路を有する。レンズ57から入射する光は、鏡筒58および透明保護部材54を介して、受光素子部53L、53Rに照射される。受光素子部53L上には、左のレンズを通った像が結像され、受光素子部53R上には右のレンズを通った像が結像される。

【0005】上記測距モジュールは、目的像までの距離を外光三角方式により測定することができる。受光素子部53L、53Rは、それぞれ1次元方向に複数の受光素子を有する。受光素子部53L上に結像される像の位置と、受光素子部53R上に結像される像の位置を比較することにより、目的物までの距離を導き出すことができる。

【0006】

【発明が解決しようとする課題】従来の固体撮像素子は、多くがプラスチックのパッケージ51に収納されている。プラスチックのパッケージ51を成形するには、高価な製造装置が必要となる。また、プラスチックの材料自体のコストも高価である。さらに、ワイヤボンディングにより、チップの接続端子をアウトリード55に接続すると、固体撮像素子全体を今以上に小型化することは困難である。

【0007】本発明の目的は、製造コストが安価で、かつ小型にすることが可能な固体撮像素子を提供することである。

【0008】

【課題を解決するための手段】本発明の固体撮像素子は、透明なガラス基板と、ガラス基板に隣接し、ガラス基板を透過して入射する光を光電変換するための受光素子部と複数の端子を含む半導体チップと、半導体チップに対向するガラス基板の表面に形成され、遮光性および導電性を有する遮光兼導電部材とを有する。

【0009】

【作用】半導体チップをガラス基板上に取り付けることにより、COG (chip on glass) 構造の固体撮像素子を形成することができる。COG構造は、プラスチックの半導体チップパッケージを必要としない。ガラス基板上に形成される遮光兼導電部材は、半導体チップの所定領域を遮光すると共に、半導体チップの端子の配線パタ

ーンとすることができる。

【0010】

【実施例】図1は、本発明の実施例による固体撮像素子を用いた第1の測距モジュールの構成例を示す。

【0011】図1(A)は、第1の測距モジュールの断面図である。測距モジュールは、レンズ1、鏡筒2および固体撮像素子10を有する。固体撮像素子10は、COG (chip on glass) の構成を有する。つまり、ガラス基板3の下面に、半導体チップ4が取り付けられる。COG10の具体的構成は、後に図3を参照しながら、説明する。

【0012】レンズ部材1は、プラスチックまたはガラスで形成され、2つの像を結像するための左右2つのレンズ1L、1Rを有する。レンズ部材1と鏡筒2は、爪(図示せず)により嵌め込み結合される。

【0013】鏡筒2は、例えば黒色のプラスチックで構成され、左のレンズ1Lと右のレンズ1Rに入射される光をそれぞれ受光素子部7Lおよび7Rに導くための光路を有する。鏡筒2の内部は、レンズ1L、1Rに斜めに入射する光を直接受光素子部7L、7Rに反射させない構造であり、レンズ1L、1Rから入射する光による迷光を防止する。

【0014】ガラス基板3と鏡筒2は、接着剤(例えばUV接着剤)で結合される。ガラス基板3の下面には、受光素子部7L、7Rを有する半導体チップ4が設けられる。受光素子部7L上には、左の像が結像され、受光素子部7R上には右の像が結像される。

【0015】図1(B)は、ガラス基板4の上面に印刷される遮光部材5のパターンを示す。遮光部材5は、レンズ部材1を介して入射する光に対して迷光防止の機能を有する。従来の遮光部材は、鏡筒と一体化した構造であったり、プラスチック等の別部材により設けられていた。このため、鏡筒の金型が複雑であったり、部品が増えてコストアップになっていた。本実施例では、ガラス基板4の表面に遮光部材5を印刷することにより、迷光防止を行う。

【0016】遮光部材6は、ガラス基板4の下面に印刷され、半導体チップ4の表面のうち、受光素子部7L、7R以外の領域を遮光する。受光素子部7L、7Rは、半導体チップ4の表面の一部の領域であり、受光した光を光電変換する1次元配列の受光素子を有する。受光素子部7L、7Rに照射された光は、1次元画像として、半導体チップ4の接続端子から出力される。半導体チップ4の接続端子は、遮光兼導電部材6に接続される。遮光兼導電部材6は、導電物質で構成され、遮光および配線の両機能を兼ねる。

【0017】導電部材6は、測距モジュールの外部端子であり、受光素子部7L、7R上に結像される1次元画像を出力することができる。導電部材6は、外部回路(図示せず)に接続される。

【0018】外部回路は、外光三角方式を用いて、受光素子部7L上に結像される像の位置と、受光素子部7R上に結像される像の位置を比較することにより、目的物までの距離を検出することができる。

【0019】図2は、本実施例による固体撮像素子を用いた第2の測距モジュールの構成例を示す。図2(A)は、第2の測距モジュールの断面図であり、図2(B)は、遮光部材5のパターンを示す。第1の測距モジュールと、同じ符号を用いている部分は、前述の説明の通りである。

【0020】第2の測距モジュールの特徴は、鏡筒を必要としないことである。鏡筒を用いない代わりに、ガラス基板3を厚くする。ガラス基板3は、光の透過率が高いので、良好な光路を形成し、レンズ部材1から入射する光を受光素子部7L、7Rに導く。遮光部材5は、レンズ部材1を介して入射する光に対して絞りの機能を有する。

【0021】第2の測距モジュールは、短距離用の測距装置に用いることができる。測距モジュールが測定可能な最大距離Lは、基線長Bとレンズチップ間距離fの積Bfに比例する。

【0022】基線長Bは、半導体チップ4の大きさにより決まる値である。レンズチップ間距離fは、レンズ部材1と受光素子部7との間の間隔であり、ほぼレンズ1L、1Rの焦点距離に等しい。

【0023】つまり、基線長Bを所定値とすると、レンズチップ間距離fが大きければ大きいほど、長い距離Lを測定することができる。遠距離の測距を行う場合には、レンズチップ間距離fを大きくとる必要がある。

【0024】第2の測距モジュールにおいて、レンズチップ間距離fを大きくするには、ガラス基板3を厚くする必要がある。ガラス基板3は、少なくとも、5～6mmまで厚みを増すことができる。

【0025】一方、第1の測距モジュール(図1)では、鏡筒2の光進行方向の長さを長くすることにより、レンズチップ間距離fを大きくとることができるので、遠距離用測距に適している。

【0026】図3は、上記測距モジュールに用いるCOG10の具体的構成を示す表面図であり、図1または図2の測距モジュールを上から見た図である。図1および図2は、断面A-A'で切断した断面図である。COG10は、ガラス基板3の下面に半導体チップ4を設けることにより構成される。

【0027】図4は、図3のうちガラス基板3およびガラス基板3の裏面(下面)に印刷された遮光兼配線パターンを抜き出した図である。遮光パターン6およびサブパッドSP1～SP16は、共にITO(インジウム錫酸化物)膜、Ni膜、Au膜の3層構造薄膜であり、同時に形成される。

【0028】ガラス基板3の大きさは、例えば、縦がL

a=5.7mmであり、横がLb=12.9mmであり、厚さが0.7mmである。遮光パターン6は、半導体チップ4の表面のうち、受光素子部7L、7R以外の領域を遮光する。サブパッドSP1～SP16は、半導体チップ4の接続端子を外部に導くための配線である。位置合わせマーク11L、11Rは、薄膜が印刷されない窓であり、ガラス基板3と半導体チップ4を接続する際の位置合わせに用いられる。

【0029】サブパッドSP1～SP5、SP7、SP9～SP16は、遮光パターン6と電気的に絶縁されている。その絶縁領域は、狭いが遮光されていないので、そこからわずかに光が漏れ、半導体チップ4に光が照射される。しかし、その絶縁領域は、受光素子部7L、7Rから離れた位置であるので悪影響はほとんどない。また、その光が漏れる領域が狭いため、実用上問題とはならない。例えば、サブパッドSP1と遮光パターン6の間隔はLc=0.05mm程度である。

【0030】図3において、レンズ部材1から入射する光は、遮光パターン6により遮られ、半導体チップ4表面のうち受光素子部7L、7Rにのみ光が照射される。受光素子部7L、7Rは、それぞれ実際に1次元画像を検出するための1次元センサ8L、8Rを有する。受光素子部7Rは、その他、AE(自動露出機構)のための光量検出センサ9を有する。

【0031】半導体チップ4は、1次元センサ8L、8Rのセンサ値を出力するために必要な16個の接続端子P1～P16を有する。接続端子P1～P8は、半導体チップ4の一侧辺(図の下側辺)に設けられ、接続端子P9～P16は、半導体チップ4の対向する側辺(図の上側辺)に設けられる。

【0032】接続端子P9～P16は、ユーザが使用することができる端子である。接続端子P1～P8は、ユーザが使用不可能な端子であり、測距モジュールの製造時における検査や試験等の際に用いられる端子である。ただし、接続端子P6とP8は、接地端子であり、ユーザも使用することができる端子である。

【0033】サブパッドSP1～SP16は、それぞれ接続端子P1～P16に接続される。サブパッドSP1～SP7は、ガラス基板3の中程から一端(図の下端)に配線が延び、サブパッドSP8～SP16は、ガラス基板3の中程から逆の端(図の上端)に配線が延びる。

【0034】接地端子P8は、遮光パターン6を介してサブパッドSP8に接続される。サブパッドSP8は、接地端子8とは逆側のガラス基板3の端(図の上側)に設けられ、ユーザによる使用を可能にする。

【0035】サブパッドSP8～SP16の各々は、サブパッドSP1～SP7の各々よりも大きな接続領域を有する。サブパッドSP8～SP16は、外部回路と接続するために広い領域を必要とする。サブパッドSP1～SP7は、検査や試験に用いるのみで、ユーザが使用

することはないので、狭い領域でよい。

【0036】図5は、図3のサブパッドSP部分をガラス基板3の短辺方向に切断した断面図である。サブパッドSP8～SP16は、ユーザが使用可能なパッドであり、外部回路を有するフレキシブル基板27に接続される。フレキシブル基板27上には、1次元センサ8L、8Rにより検出される左右2つの1次元画像を基に、相関演算を行い、測距値を求めるための相関演算回路を含む別の半導体チップが搭載されている。

【0037】サブパッドSP8～SP16またはフレキシブル基板27の上にハンダバンプを形成し、熱を加えてリフローすることにより、サブパッドSP8～SP16とフレキシブル基板27を電気的に接続することができる。なお、ハンダの代わりに異方性の導電性樹脂を用いてもよい。

【0038】図3において、ユーザ用のサブパッドSP8～SP16をガラス基板3の一端に設け、検査用のサブパッドSP1～SP7をガラス基板3の他端に設け、検査用のサブパッドSP1～SP7の領域を狭くすることにより、ガラス基板3を小さくすることができる。ガラス基板3を小さくできれば、COG構成の固体撮像素子および測距モジュールを小型化することができる。

【0039】半導体チップ4を覆う遮光パターン6は、接地端子P8に接続されているので、電気的シールドを構成し、ノイズを確実に低減することができる。位置合わせマーク11L、11Rは、ガラス基板3と半導体チップ4を接続する際の位置合わせを行う際に用いられる。位置合わせとは、接続端子P1～P16の位置合わせの他、受光素子部7L、7Rの位置合わせをも含む。

【0040】位置合わせマーク11Lと11Rは、ガラス基板の左右を認識するため、異なる形状を有する。位置合わせマーク11L、11Rは、遮光兼配線パターンが形成されていないエリアであるので、光が透過する。

【0041】位置合わせを行うには、まず半導体チップ4とガラス基板3を大まかに位置合わせする。その後、位置合わせマーク11L、11Rを用いて、半導体チップ4とガラス基板3の微細な位置合わせを行う。

【0042】ガラス基板3の位置を検出するため、ガラス基板3上の薄膜パターンを画像認識することにより、光が透過する所定形状のマーク11Lおよび11Rの位置を認識する。認識したマーク11L、11Rの位置を基に、半導体チップ4の位置を微調整し、ガラス基板3と半導体チップ4の接続を行う。

【0043】次に、半導体チップ4が接続されたガラス基板4と光学モジュールの位置合わせを行う。光学モジュールは、レンズ部材1と鏡筒2(図1)を含む。ガラス基板4と光学モジュールを大まかに位置合わせした後、マーク11L、11Rの位置を基に、光学モジュールとガラス基板3の相対的位置を微調整し、密着結合する。

【0044】従来は、1次元センサ8L、8Rの出力値を検出しながら、位置合わせを行っていたが、本実施例では、ガラス基板3上に位置合わせマーク11L、11Rを形成することにより、簡易かつ高精度の位置合わせを行うことができる。

【0045】次に、ガラス基板3に遮光パターン6およびサブパッドSP1～SP16を形成する工程について説明する。遮光パターン6とサブパッドSP1～SP16は、同じ材料および同じ工程により形成される。ここでは、サブパッドSP1～SP16を形成する工程を例に述べる。

【0046】図6は、ガラス基板3の下面に形成されるサブパッドSP1、SP2の断面図である。サブパッドSP1およびSP2を、ガラス基板3の下面に形成するための工程を説明する。まず、スパッタまたは蒸着等により、ガラス基板3上の一面にITO膜15、Ni膜16、Au膜17の各薄膜を順次積層する。その後、フォトリソグラフィにより、サブパッドSP1およびSP2のパターンを形成する。

【0047】ガラス基板3の上側(レンズ側)から見ると、ガラス基板3およびITO膜15が透明色であるので、Ni膜16が透けて見える。Ni膜16は灰色掛かった黒色であり、光を遮光および吸収する。Au膜17により、サブパッドSPの導電率は向上する。Ni膜16は、導電層として機能すると共に、Au膜17表面の反射を低減する作用を果たす。

【0048】なお、図1に示すガラス基板3上面の遮光部材5は、導電機能を必要としないので、ITOおよびNiのみの積層構造としてもよい。図7は、ガラス基板3と半導体チップ4の接続部分の断面図である。ガラス基板3上のサブパッドSP1およびSP2は、接続部材18を介して、それぞれ半導体基板4の接続パッドP1およびP2に接続される。接続部材18は、Auバンプを芯にして周りをAgペーストで固めたものである。

【0049】図8は、図1の受光素子部7Lの境界を決める部材を示す図である。受光素子部7Lは、複数のフォトダイオード7aの1次元配列を有する。各フォトダイオードは、1次元画像の各画素に対応し、光が照射されると電荷を蓄積する。蓄積された電荷量を検出すれば、対応するフォトダイオード7aに照射された光量を知ることができる。

【0050】金属層21は、受光素子部7Lを囲むように形成される。遮光兼配線パターン6は、ガラス基板3の下面上において、受光素子部7Lと金属層21の境界に対応する位置より外側、かつその一部が金属層21に重なるように投影される位置に形成される。つまり、遮光兼配線パターン6は、その境界が金属層21の上に投影されるガラス基板3上に形成される。

【0051】金属層21は、受光素子部7L、7R以外の半導体チップ4全表面に形成する必要はなく、受光素

子部7L、7Rの周辺部分にのみ形成すれば足りる。金属層21は、受光素子部7L、7Rと共に半導体チップ4に形成されるので、金属層21が受光素子部7Lに入射する光の境界を決める方が、遮光兼配線パターン6が境界を決めるよりも、高精度の境界位置が保証される。

【0052】図9は、ガラス基板3の側面を遮光する方法を示す。ガラス基板3の側面から受光素子部7L、7R方向へ入射する光は、受光素子部7L、7Rに侵入するとノイズとなるので、遮光することが好ましい。

【0053】図9(A)は、遮光テープ25を用いた測距モジュールの断面図である。ガラス基板3の側面に遮光テープ25を貼ることにより、外部からガラス基板側面への光の入射を防ぐことができる。遮光テープ25の代わりに、墨塗りをしてよい。遮光テープ25がなくても、遮光部材5、6のうちガラス基板側に、前述のNi等の低い反射率の薄膜を形成すれば、受光素子部7L、7Rへの光の入射を低減することができる。Auの単一薄膜は、導電率が高い点で好ましいが、反射率が高いため多重反射により側面からの迷光を受光素子部まで運んでしまい、不適切である。

【0054】図9(B)は、はかま構造の鏡筒2'を用いた測距モジュールの断面図である。鏡筒2'をはかま構造とし、ガラス基板3の側面を覆うことにより、ガラス基板側面から内部への光の入射を防ぐことができる。鏡筒2'は、例えば黒色のプラスチックであり、遮光性を有する。

【0055】また、通常、ガラス基板3の角は外力に対して弱いので、角を丸めるための面取りが必要である。はかま構造の鏡筒2'を用いることにより、ガラス基板3を外力から保護することができるので、ガラス基板3の面取りの工程を省略することができる。

【0056】図10は、ガラス基板3の裏面を遮光する方法を示す。ガラス基板3の裏面から入射する光は、遮光パターン6に反射して、受光素子部7L、7Rに照射される可能性があるため、ガラス基板3の裏面も遮光することが好ましい。

【0057】図10(A)は、ガラス基板3の裏面に遮光部材26を被せることにより遮光を行うCOGの断面図である。半導体チップ4を含めて、ガラス基板3の裏面を覆うように遮光部材26を形成する。遮光部材26は、例えば樹脂であり、ガラス基板3裏面から入射する光を遮光する。遮光部材26は、半導体チップ4のバックシレーションを兼用することも可能である。

【0058】図10(B)は、半導体チップ4'の側面とガラス基板3の側面の位置を描いたCOGの断面図である。半導体チップ4'とガラス基板3の側面の位置が揃っていれば、ガラス基板3裏面から入射する光が遮光パターン6に反射して、受光素子部7L、7Rに入射し難くなる。

【0059】なお、上記の他、遮光パターン6をITO

とNiの積層構造とし、反射率の高いAuは積層しないこととしてもよい。Auを除くことにより、遮光パターン6による反射光を減少させることができる。ただし、導電率を良くするため、サブパッドSPの部分はITO、Ni、Auの積層構造としてもよい。

【0060】また、接続端子Pとの接続領域を除いて、遮光パターン6上にレジスト等の黒い絶縁部材をコートしてもよい。つまり、ITO、Ni、Auの上に黒い絶縁部材をコートする。

【0061】以上のように、本実施例では、COG構造で固体撮像素子を形成する。その際、遮光と配線の両機能を兼ねた薄膜パターンをガラス基板上に形成するので、固体撮像素子を小型化することができる。

【0062】また、COG構造にすることにより、プラスチックによる半導体チップパッケージが不要であるので、製造コストまたは製造装置のコストを安価にすることができる。

【0063】さらに、固体撮像素子にレンズを付加することにより、鏡筒を必要としない測距モジュールを実現することもできる。鏡筒は、プラスチックにより形成されることが多く、その形状も複雑であるため、鏡筒をなくすことによる利点は大きい。

【0064】なお、受光素子部7Lと7Rの領域は、分割されている必要はない。その場合は、受光素子部7L、7Rに対して1つの窓を作るように遮光兼配線部材6をパターンニングしてもよい。

【0065】また、遮光兼配線部材6、SPおよび遮光部材5は、ITO膜、Ni膜、Au膜の3層構造の他、Cr膜等の遮光性および導電性を有する薄膜でもよい。以上実施例に沿って本発明を説明したが、本発明はこれらに制限されるものではない。例えば、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

【0066】

【発明の効果】以上説明したように、本発明によれば、半導体チップとガラス基板によるCOG構造の固体撮像素子を提供することができる。COG構造の固体撮像素子は、ベアチップを用いることができるので、製造コストおよび製造装置のコストを安くすることができる。また、COG構造にすることにより、固体撮像素子を小型化することができる。

【図面の簡単な説明】

【図1】本発明の実施例による固体撮像素子を用いた第1の測距モジュールの構成例を示す。図1(A)は、第1の測距モジュールの断面図であり、図1(B)は、ガラス基板の上面に印刷される遮光部材の表面図である。

【図2】本実施例による固体撮像素子を用いた第2の測距モジュールの構成例を示す。図2(A)は、第2の測距モジュールの断面図であり、図2(B)は、遮光部材の表面図である。

【図3】測距モジュールに用いるCOGの具体的構成を示す表面図である。

【図4】図3のうちガラス基板およびガラス基板の裏面に印刷された遮光兼配線パターンを抜き出した図である。

【図5】図3のB方向から見たサブパッド部分の断面図である。

【図6】ガラス基板の下面に形成されるサブパッドの断面図である。

【図7】ガラス基板と半導体チップの接続部分の断面図である。

【図8】図1の受光素子部の周辺を拡大した図である。

【図9】図9は、ガラス基板の側面を遮光する方法を示す。図9(A)は、遮光テープを用いた測距モジュールの断面図であり、図9(B)は、はかま構造の鏡筒を用いた測距モジュールの断面図である。

【図10】図10は、ガラス基板の裏面を遮光する方法を示す。図10(A)は、ガラス基板の裏面に遮光部材を被せることにより遮光を行うCOGの断面図であり、図10(B)は、半導体チップの側面とガラス基板の側面の位置を揃えたCOGの断面図である。

【図11】従来技術による固体撮像素子を用いた測距モジュールの断面図である。

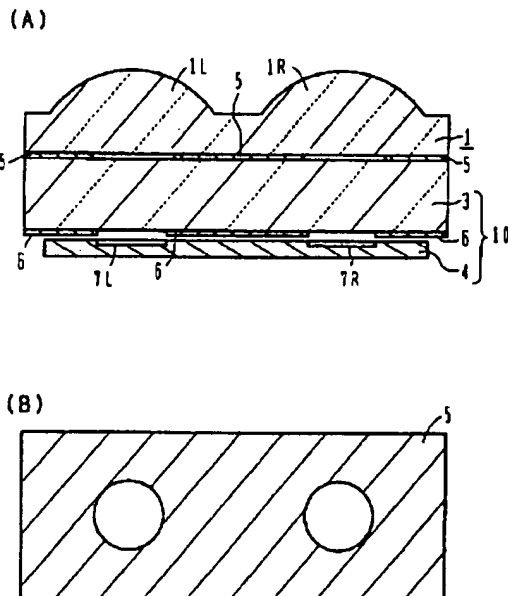
【符号の説明】

- 1 レンズ部材
- 2、2' 鏡筒
- 3 ガラス基板

- 4、4' 半導体チップ
- 5 遮光部材
- 6 遮光兼導電部材
- 7 受光素子部
- 8 1次元センサ
- 9 光量検出センサ
- 10 COG
- 11 位置合わせマーク
- 15 ITO膜
- 16 Ni膜
- 17 Au膜
- 18 接続部材
- 21 金属層
- 25 遮光テープ
- 26 遮光部材
- 27 接続端子
- 28 接続部材
- 51 パッケージ
- 52 半導体チップ
- 53 受光素子部
- 54 透明保護部材
- 55 アウタリード
- 56 金属ワイヤ
- 57 レンズ
- 58 鏡筒
- P 接続端子
- SP サブパッド

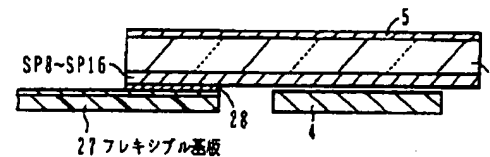
【図2】

測距モジュール2



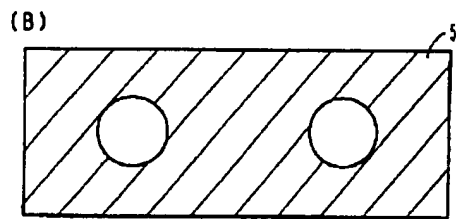
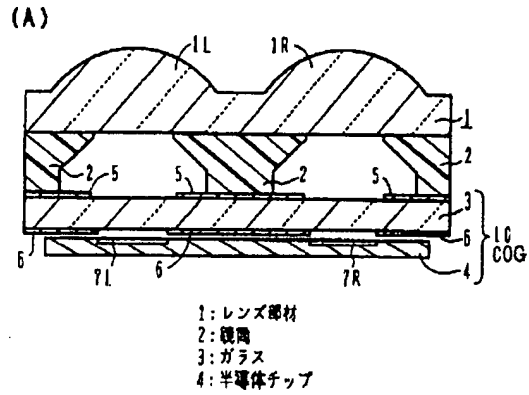
【図5】

フレキシブル基板との接続



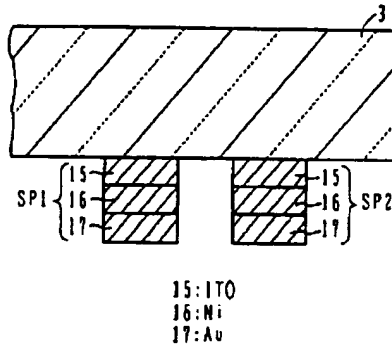
【図1】

測距モジュール1



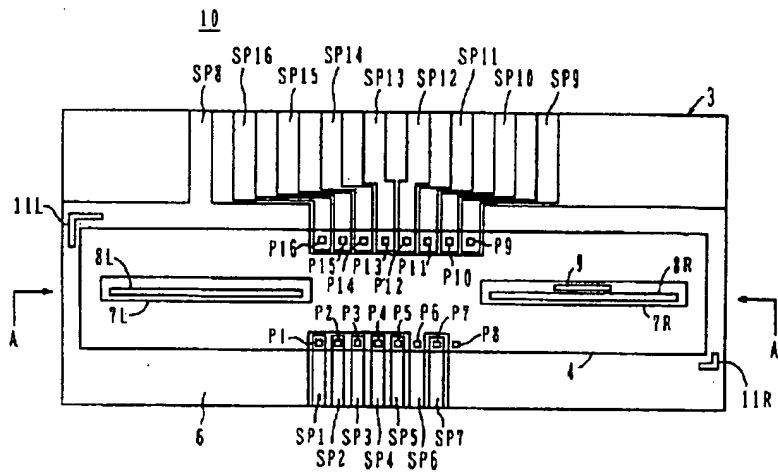
【図6】

遮光兼配線パターン

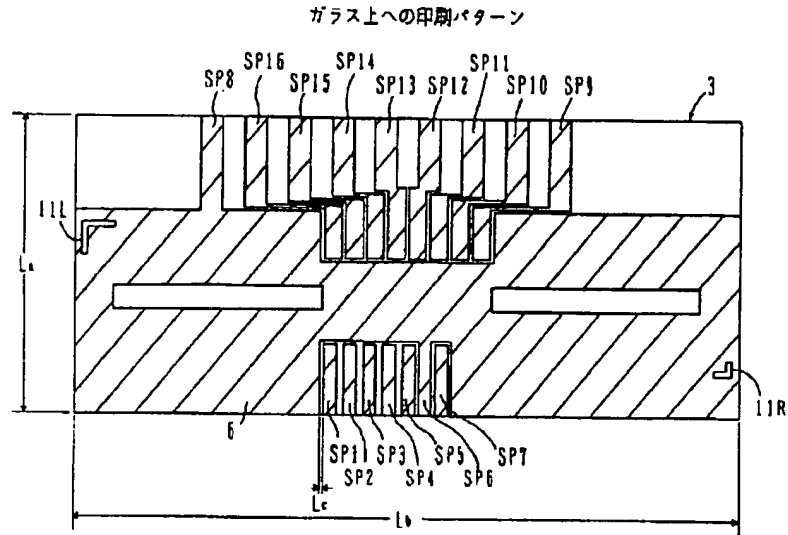


【図3】

COG

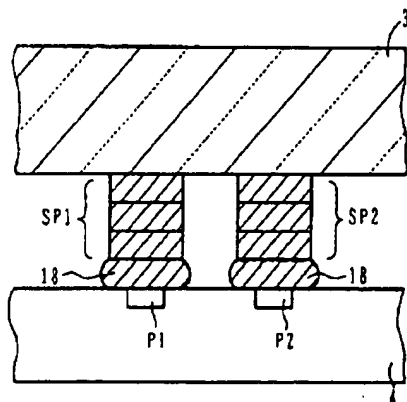


【図4】



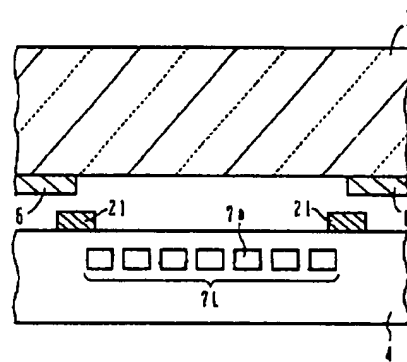
【図7】

ガラス基板と半導体チップの接続



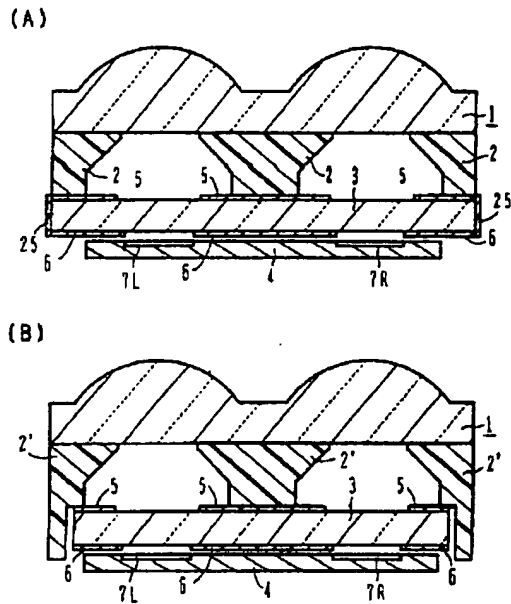
【図8】

受光エリア



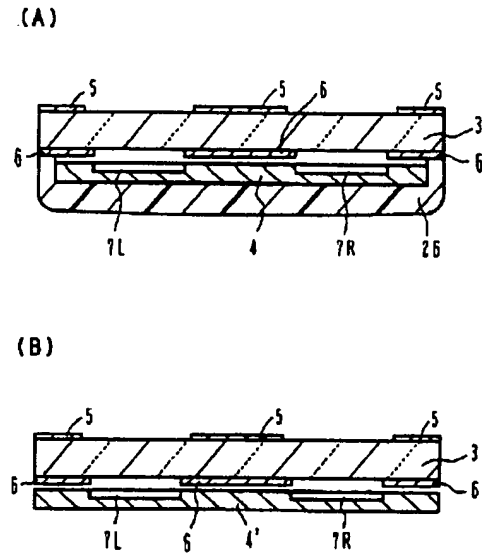
【図9】

ガラス基板側面の遮光



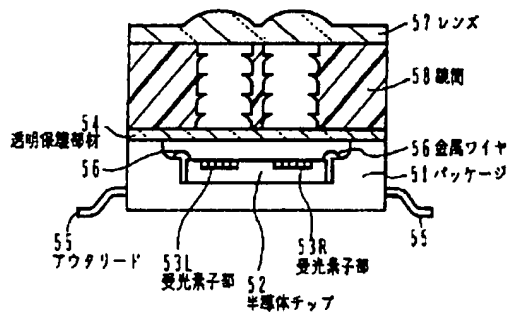
【図10】

ガラス基板裏面の遮光



【図11】

従来技術



DIALOG(R)File 351:Derwent WPI
(c) 2002 Thomson Derwent. All rts. reserv.

011173919 **Image available**
WPI Acc No: 1997-151844/*199714*
XRPX Acc No: N97-125598

Solid-state pickup component for formation of signal corresp. to quantity of light irradiated to light-receiving component - has electrically conductive component formed in surface of opposite glass substrate at semiconductor chip, which has shading and conduction characteristic
Patent Assignee: FUJI FILM MICRO DEVICE KK (FUJF); FUJI PHOTO FILM CO LTD (FUJF)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 9027606	A	19970128	JP 95175856	A	19950712	199714 B

Priority Applications (No Type Date): JP 95175856 A 19950712

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 9027606	A		10	H01L-027/14	

Abstract (Basic): JP 9027606 A

The pickup component includes a glass substrate (3) formed on a semiconductor chip (4). The photoelectric conversion of light projected to the glass substrate is performed by a light receiving component (7L, 7R).

The semiconductor chip contains several connection terminals connected in the glass substrate. An electrically conductive component (6) which has a shading and a conduction characteristic is formed in the surface of the opposite glass substrate at the semiconductor chip.

USE/ADVANTAGE - For e.g. range module. Provides low mfg. cost since bare chip is used by solid-state pickup component. Reduces size of solid-state pickup component.

Dwg.1/11

Title Terms: SOLID; STATE; COMPONENT; FORMATION; SIGNAL; CORRESPOND;
QUANTITY; LIGHT; IRRADIATE; LIGHT; RECEIVE; COMPONENT; ELECTRIC;
CONDUCTING; COMPONENT; FORMING; SURFACE; OPPOSED; GLASS; SUBSTRATE;
SEMICONDUCTOR; CHIP; SHADE; CONDUCTING; CHARACTERISTIC

Derwent Class: U13; W04

International Patent Class (Main): H01L-027/14

International Patent Class (Additional): H04N-005/335

File Segment: EPI

Manual Codes (EPI/S-X): U13-A01F; W04-M01B5

THIS PAGE BLANK (USPTO)